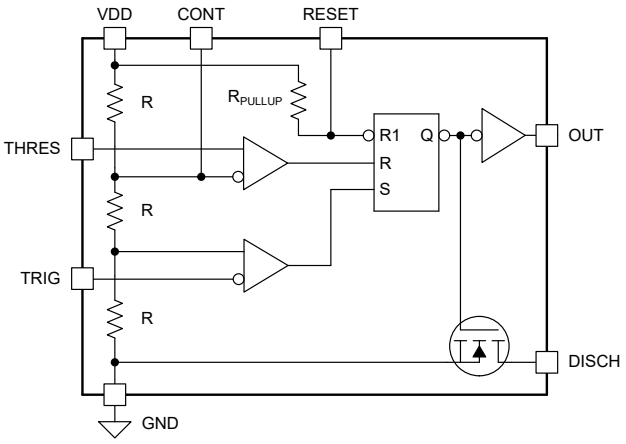
TLC3555-Q1 汽车级高速 CMOS 计时器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准：
  - 温度等级 1：–40°C 至 +125°C，T_A
- 功能安全型
  - 可提供用于功能安全系统设计的文档
- 极低功耗
  - V_{DD} = 5V 时为 1mW（典型值）
- 非稳态运行频率高达 3MHz
- 支持轨到轨摆动的 CMOS 输出
- 高输出电流能力
  - 灌电流 200mA
  - 拉电流 50mA
- 输出与 CMOS、TTL 和 MOS 逻辑完全兼容
- 集成连接至 V_{DD} 的 RESET 上拉电阻
- 上电复位至已知状态
- 集成热关断保护功能
- 1.5V 至 18V 单电源运行

2 应用

- 汽车照明
- 车辆仪表组
- 远程信息处理
- 脉冲发生
- 顺序计时
- 延时时间生成
- 脉宽调制
- 脉冲位置调制
- MOSFET 栅极驱动



简化原理图

3 说明

TLC3555-Q1 是采用 TI CMOS 工艺制造的单片计时电路。该计时器与 CMOS、TTL 和 MOS 逻辑完全兼容，可在 3MHz 甚至更高的频率下运行。TLC3555-Q1 在现有 TLC555-Q1 的基础上进行了性能和功能改进，具有更精确的规格容差和其他特性（如热关断和上电复位）。

TLC3555-Q1 的触发器、阈值和复位逻辑遵循与 TLC555-Q1 相同的真值表。对于典型运行模式，将复位引脚 (RESET) 设置为高电平；或者将复位引脚设置为低电平以复位触发器并强制输出为低电平。TLC3555-Q1 在 RESET 和 VDD 之间采用一个内部上拉电阻器，这样可以减少无源器件数量并节省电路板面积。

由于低传播延迟以及更短的上升和下降时间，TLC3555-Q1 支持比 NE555 和 TLC555-Q1 等早期计时器更高频率的非稳态运行。在 15V 电源电压下，TLC3555-Q1 在 TI 的传统非稳态测试电路中实现 3.1MHz 的干净方波。当用作振荡器且输出和输入连接在一起时，TLC3555-Q1 实现 7.2MHz 的振荡频率。电路寄生效应决定了高频响应。除了与 TLC555-Q1 实现引脚对引脚兼容的 D 封装外，TLC3555-Q1 还采用 DDF 封装，从而支持简洁的实施并减少寄生效应。

封装信息

器件型号	封装(1)	封装尺寸(2)
TLC3555-Q1	D（SOIC，8）	4.9mm × 6.0mm
	DDF（SOT-23-THIN，8）(3)	2.9mm x 2.8mm

(1) 有关更多信息，请参阅节 10。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。
(3) 预告信息（非“量产数据”）。

本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....2
5 规格.....3
5.1 绝对最大额定值.....3
5.2 ESD 等级.....3
5.3 建议运行条件.....3
5.4 热性能信息.....3
5.5 电气特性.....4
5.6 开关特性.....6
5.7 典型特性.....7
6 详细说明.....9
6.1 概述.....9
6.2 功能方框图.....9
6.3 特性说明.....9
6.4 器件功能模式.....13
7 应用和实施.....14
7.1 应用信息.....14
7.2 典型应用.....14
7.3 电源相关建议.....16
7.4 布局.....16
8 器件和文档支持.....18
8.1 文档支持.....18
8.2 接收文档更新通知.....18
8.3 支持资源.....18
8.4 商标.....18
8.5 静电放电警告.....18
8.6 术语表.....18
9 修订历史记录.....18
10 机械、封装和可订购信息.....18

4 引脚配置和功能

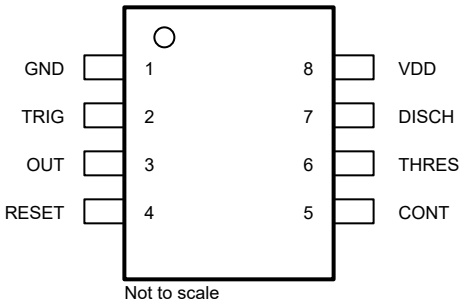


图 4-1. D 封装 8 引脚 SOIC 和 DDF（预发布）封装 8 引脚 SOT-23-THIN（顶视图）

表 4-1. 引脚功能

引脚		类型	说明
名称	编号		
CONT	5	输入/输出	控制比较器阈值。默认输出 2/3 V_{DD}，或者可由外部驱动
DISCH	7	输出	集电极开路输出，可对计时电容器进行放电
GND	1	电源	接地基准电压
OUT	3	输出	计时器输出信号
复位	4	输入	低电平有效复位输入可强制将输出端和放电端置于低电平
THRES	6	输入	计时输入结束。THRES > CONT 时将输出端和放电端置于低电平
TRIG	2	输入	计时输入开始。TRIG < 1/2 CONT 时将输出端置于高电平，放电端为开路状态
VDD	8	电源	1.5V 至 18V 输入电源电压

Copyright © 2024 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
V_{DD}	电源电压 (2)	-0.3	20	V
	TRIG、THRES、CONT、RESET 引脚上的输入电压	-0.3	V_{DD} + 0.3	V
I_{OL}	灌电流、放电或输出		225	mA
I_{OH}	拉电流、输出		60	mA
T_A	自然通风条件下的工作温度范围	-55	125	°C
T_J	结温	-55	150	°C
T_{stg}	贮存温度	-65	150	°C

(1) 超出*绝对最大额定值*运行可能会对器件造成永久损坏。*绝对最大额定值*并不表示器件在这些条件下或在*建议运行条件*以外的任何其他条件下能够正常运行。如果超出*建议运行条件*但在*绝对最大额定值*范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 所有电压值均以网络 GND 为基准。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 (1)	±2000	V
		充电器件模型 (CDM)，符合 AEC Q100-011 标准	±500	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
V_{DD}	电源电压	1.5		18	V
T_A	自然通风条件下的工作温度范围	-40		125	°C

5.4 热性能信息

热指标(1)		TLC3555-Q1		单位
		8 引脚		
		D (SOIC)	DDF (SOT-23-THIN)	
$R_{\theta JA}$	结至环境热阻	138.9	211.3	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	78.8	118.0	°C/W
$R_{\theta JB}$	结至电路板热阻	87.9	112.1	°C/W
ψ_{JT}	结至顶部特征参数	23.2	15.2	°C/W
ψ_{JB}	结至电路板特征参数	86.9	111.7	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告。

Copyright © 2024 Texas Instruments Incorporated

5.5 电气特性

在 T_A 25°C 且 V_{DD} = 5V 时测得（除非额外注明）

参数		测试条件		最小值	典型值	最大值	单位
$V_{I(THRES)}$	阈值电压	V_{DD} = 1.5V		0.95	1.0	1.05	V
			-40°C 至 +125°C	0.8	1.0	1.15	
		V_{DD} = 3.3V		2.1	2.2	2.3	
			-40°C 至 +125°C	2	2.2	2.4	
		V_{DD}= 5V		3.28	3.33	3.38	
			-40°C 至 +125°C	3.2	3.33	3.46	
		V_{DD} = 12V		7.92	8	8.08	
			-40°C 至 +125°C	7.7	8	8.3	
		V_{DD} = 15V		9.9	10	10.1	
			-40°C 至 +125°C	9.6	10	10.4	
$I_{I(THRES)}$	阈值电流	V_{DD} = 1.5V 至 15V			10		pA
			-40°C 至 +125°C		1000		
$V_{I(TRIG)}$	触发电压	V_{DD} = 1.5V		0.48	0.5	0.52	V
			-40°C 至 +125°C	0.42	0.5	0.58	
		V_{DD} = 3.3V		1.06	1.1	1.14	
			-40°C 至 +125°C	1	1.1	1.2	
		V_{DD}= 5V		1.64	1.67	1.70	
			-40°C 至 +125°C	1.6	1.67	1.75	
		V_{DD} = 12V		3.95	4	4.05	
			-40°C 至 +125°C	3.85	4	4.15	
		V_{DD} = 15V		4.94	5	5.06	
			-40°C 至 +125°C	4.8	5	5.2	
$I_{I(TRIG)}$	触发电流	V_{DD} = 1.5V 至 15V			10		pA
			-40°C 至 +125°C		1000		
$V_{I(RESET)}$	复位电压	V_{DD} = 1.5V		0.35	0.6	0.8	V
			-40°C 至 +125°C	0.3	0.6	1	
		V_{DD} = 3.3V		0.5	0.77	1.05	
			-40°C 至 +125°C	0.4	0.77	1.2	
		V_{DD}= 5V		0.65	0.86	1.3	
			-40°C 至 +125°C	0.5	0.86	1.4	
		V_{DD} = 12V		0.67	0.89	1.3	
			-40°C 至 +125°C	0.5	0.89	1.4	
		V_{DD} = 15V		0.67	0.89	1.3	
			-40°C 至 +125°C	0.5	0.89	1.4	
$I_{I(RESET)}$	复位电流	V_{DD} = 1.5V 至 15V，RESET = V_{DD}			10		pA
			-40°C 至 +125°C		1000		
		V_{DD} = 1.5V，RESET = 0V			1.8		μA
			-40°C 至 +125°C		1.9		
		V_{DD} = 3.3V，RESET = 0V			3.9		
			-40°C 至 +125°C		4		
		V_{DD} = 5V，RESET = 0V			5.9		
			-40°C 至 +125°C		6		
		V_{DD} = 12V，RESET = 0V			14.2		
			-40°C 至 +125°C		14.4		
		V_{DD} = 15V，RESET = 0V			17.8		
			-40°C 至 +125°C		18		

Copyright © 2024 Texas Instruments Incorporated

5.5 电气特性（续）

在 T_A 25°C 且 V_{DD} = 5V 时测得（除非额外注明）

参数		测试条件		最小值	典型值	最大值	单位
$V_{I(CONT)}$	控制电压	开路，表示为电源电压的百分比			66.7		%
	放电开关开通阶段电压	I_{OL} = 1mA，V_{DD} = 1.5V 至 15V			0.025	0.2	V
			-40°C 至 +125°C		0.03	0.25	
		I_{OL} = 10mA，V_{DD} = 3.3V 至 15V			0.08	0.3	
			-40°C 至 +125°C		0.28	0.35	
		I_{OL} = 100mA，V_{DD} = 5V 至 15V			0.82	1.5	
			-40°C 至 +125°C		1.3	1.7	
	放电开关关断阶段电流	V_{DD} = 1.5V 至 15V			0.01		nA
			-40°C 至 +125°C (3)		70		
V_{OH}	高电平输出电压	I_{OH} = -1mA，V_{DD} = 1.5V		1.05	1.29		V
			-40°C 至 +125°C	1.05	1.25		
		I_{OH} = -1mA，V_{DD} = 3.3V		2.9	3.25		
			-40°C 至 +125°C	2.9	3.1		
		I_{OH} = -1mA，V_{DD} = 5V		4.67	4.91		
			-40°C 至 +125°C	4.6	4.88		
		I_{OH} = -10mA，V_{DD} = 5V		4.2	4.58		
			-40°C 至 +125°C	4.09	4.35		
		I_{OH} = -10mA，V_{DD} = 12V		11.2	11.54		
			-40°C 至 +125°C	11	11.4		
		I_{OH} = -10mA，V_{DD} = 15V		14.2	14.54		
			-40°C 至 +125°C	14	14.2		
		I_{OH} = -50mA，V_{DD} = 15V		10.5	11.5		
			-40°C 至 +125°C (4)		9		
V_{OL}	低电平输出电压	I_{OL} = 1mA，1.5V			0.1	0.25	V
			-40°C 至 +125°C		0.2	0.35	
		I_{OL} = 1mA，3.3V			0.09	0.25	
			-40°C 至 +125°C		0.2	0.35	
		I_{OL} = 1mA，V_{DD} = 5V 至 15V			0.08	0.2	
			-40°C 至 +125°C		0.2	0.35	
		I_{OL} = 10mA，V_{DD} = 3.3V			0.25	0.3	
			-40°C 至 +125°C		0.3	0.4	
		I_{OL} = 10mA，V_{DD} = 5V 至 15V			0.17	0.3	
			-40°C 至 +125°C		0.25	0.4	
		I_{OL} = 100mA，V_{DD} = 5V 至 15V (4)			2.11	2.8	
			-40°C 至 +125°C		2.5	3.2	
		I_{OL} = 200mA，V_{DD} = 15V (4)			5	6	
			-40°C 至 +125°C		7		
C_I	触发器，阈值电容（每个引脚）				2.1		pF
C_{PD}	功率耗散电容 (1) (2)				50		pF

Copyright © 2024 Texas Instruments Incorporated

5.5 电气特性（续）

在 T_A 25°C 且 V_{DD} = 5V 时测得（除非额外注明）

参数		测试条件		最小值	典型值	最大值	单位
I_Q	静态电流	V_{DD} = 1.5V			150	200	μA
			-40°C 至 +125°C		180	285	
		V_{DD} = 3.3V			180	250	
			-40°C 至 +125°C		210	330	
		V_{DD}= 5V			200	270	
			-40°C 至 +125°C		240	365	
		V_{DD} = 12V			240	310	
			-40°C 至 +125°C		290	425	
		V_{DD} = 15V			260	330	
			-40°C 至 +125°C		310	465	

(1) C_{PD} 用于确定动态功耗。
(2) $P_D = V_{DD}^2 f_o(C_{PD} + C_L)$，其中 F_o = 输出频率，C_L = 输出负载电容，V_{DD} = 电源电压。
(3) 漏电流随温度的升高而增加，随着温度每次上升 10°C，幅度约增加一倍。整个范围的额定值是在 T_A = 125°C 时测得的。
(4) 在此输出电流下持续运行会导致自发热，从而可导致器件进入保护性热关断状态，具体取决于电源电压和环境温度。限制高输出电流下的运行时间，只能短时间处于此运行状态，例如瞬态事件。

5.6 开关特性

在 T_A = 25°C 和 V_{DD} = 5V 条件下测得（除非另有说明）；特征值由设计和/或特性指定

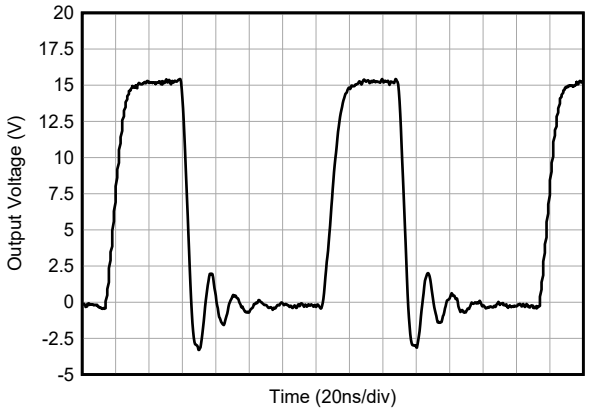
参数		测试条件		最小值	典型值	最大值	单位
	计时间隔的温度灵敏度	T_A = -40°C 至 +125°C，C_T = 0.1 μF，$R_A = R_B$ = 1kΩ 至 100kΩ (2)			75		ppm/°C
	计时间隔的电源电压灵敏度	V+ = 3.3V 至 15V，C_T = 0.1 μF，$R_A = R_B$ = 1kΩ 至 100kΩ			0.17		%/V
t_r	输出脉冲上升时间	R_L = 10MΩ，C_L = 10pF			7.8		ns
t_f	输出脉冲下降时间	R_L = 10MΩ，C_L = 10pF			4.7		ns
f_{max}	最大频率，非稳态模式 (1)	R_A = 470Ω，R_B = 200Ω，C_T = 200pF		2.6	3		MHz
			V_{DD} = 15V		3.1		
		自由运行振荡器，THRES = TRIG = OUT			7.2		
t_{PD}	触发传播延迟	上升	V_{DD} = 3.3V		85		ns
			V_{DD} = 5V		75		
			V_{DD} = 15V		60		
		下降	V_{DD} = 3.3V		70		
			V_{DD}= 5V		50		
			V_{DD} = 15V		50		

(1) 此测量受到电路板寄生效应的显著影响。
(2) 计算公式为 $(f_{125°C} - f_{-40°C}) / (\Delta T_A \times f_{25°C}) \times 10^6$，其中 f_T = 温度 T 下的输出频率，T_A = -40°C 至 +125°C。

Copyright © 2024 Texas Instruments Incorporated

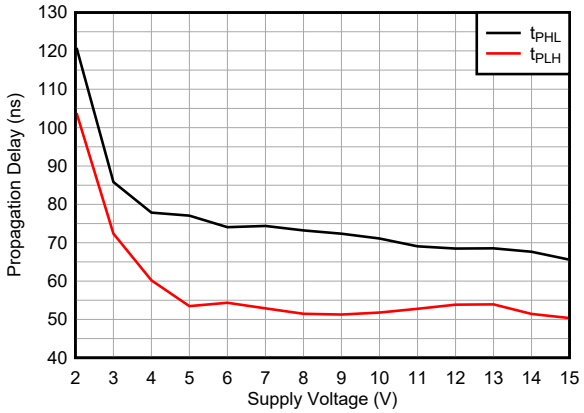
5.7 典型特性

在 T_A 25°C 且 V_{DD} = 5V 时测得（除非额外注明）



在此测试中，TRIG、THRES 和 OUT 短接在一起，因此 f_{max} ≅ 7.2MHz

图 5-1. 用作自由运行振荡器时输出电压与时间间的关系



在此测试中，TRIG 和 THRES 短接在一起；请分别考虑负载电阻对 t_{PH} 和 t_{PL} 的影响

图 5-2. 输出放电传播延迟与电源电压间的关系

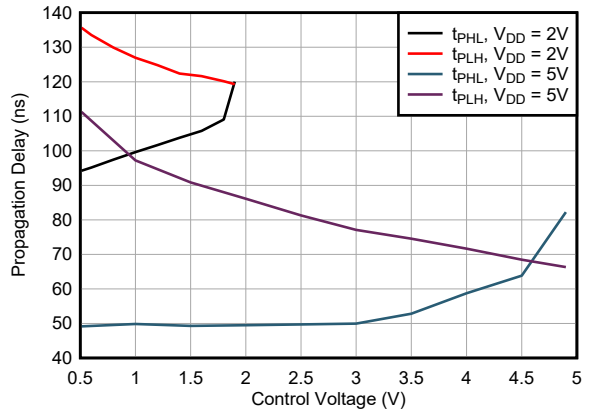


图 5-3. 传播延迟与控制电压间的关系

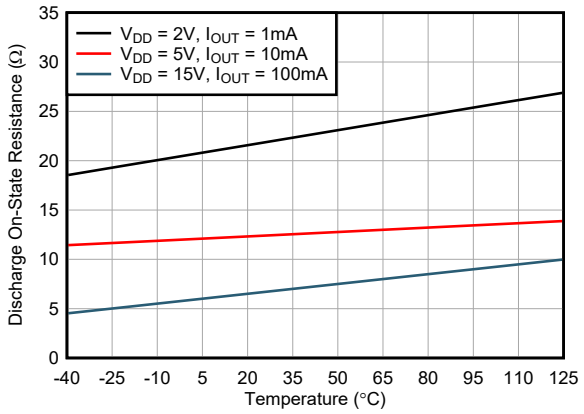


图 5-4. 放电开关开通状态电阻与环境温度间的关系

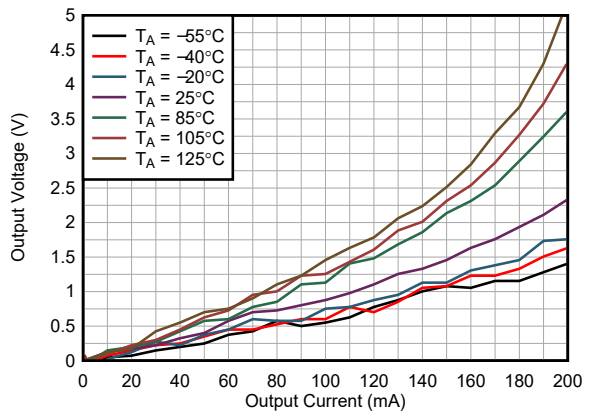
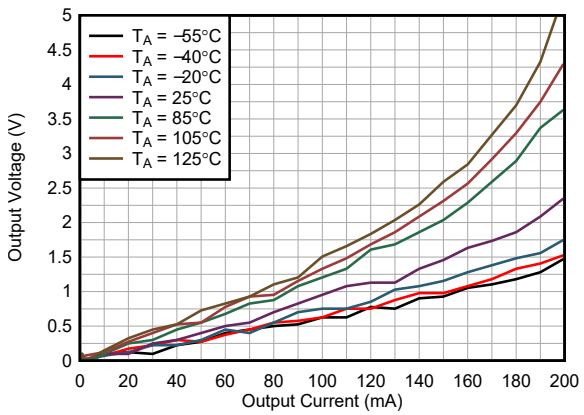


图 5-5. 输出电压与输出电流（灌电流）间的关系



V_{DD} = 15V

图 5-6. 输出电压与输出电流（灌电流）间的关系

Copyright © 2024 Texas Instruments Incorporated

5.7 典型特性（续）

在 T_A 25°C 且 V_{DD} = 5V 时测得（除非额外注明）

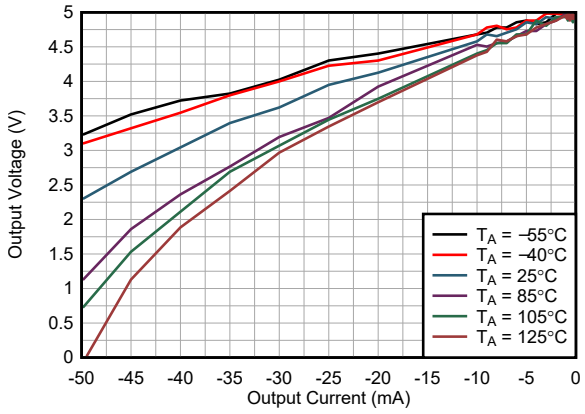


图 5-7. 输出电压与输出拉电流间的关系

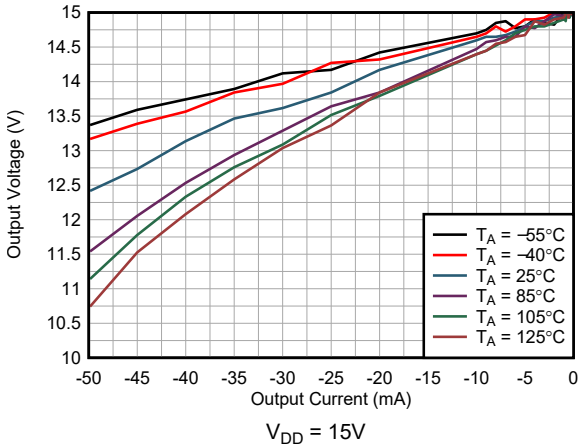


图 5-8. 输出电压与输出拉电流间的关系

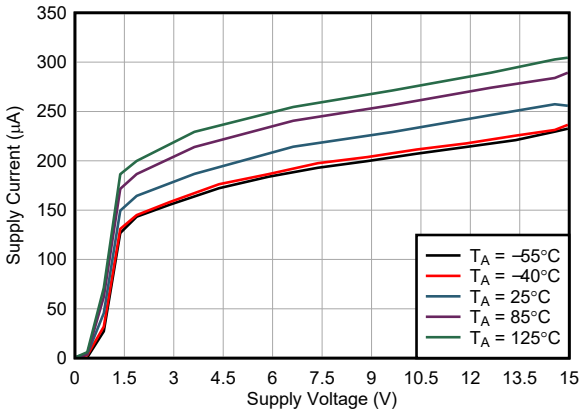


图 5-9. 电源电流与电源电压间的关系

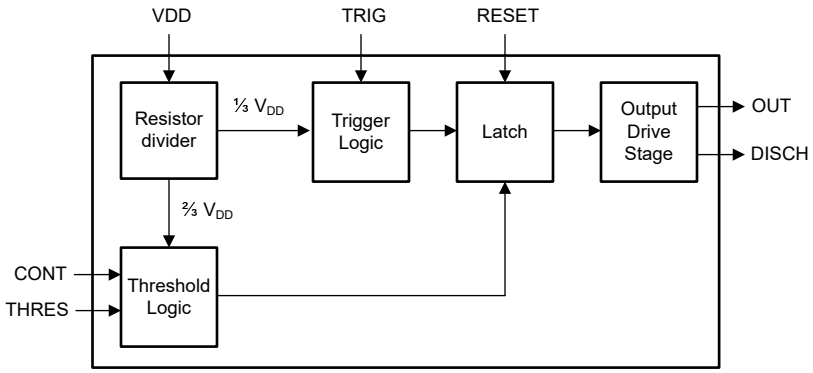
Copyright © 2024 Texas Instruments Incorporated

6 详细说明

6.1 概述

TLC3555-Q1 下一代计时器对于通用和精确计时应用都很有用，具有 325ns 至数小时的非稳态模式周期以及 3MHz 甚至更高的频率。在几乎所有情况下，用于实现应用电路的无源器件的容差所导致的误差均大于 TLC3555-Q1 的容差。与上一代计时器相比，TLC3555-Q1 具有更高的精度，因此在使用同等级无源器件时可提供触发器和阈值容差方面的性能优势，或者可以在使用较低级别无源器件时实现类似的最终容差，从而降低成本。

6.2 功能方框图



6.3 特性说明

6.3.1 单稳态工作模式

对于单稳态工作模式，请连接 TLC3555-Q1，如图 6-1 所示。如果输出为低电平，向触发器 (TRIG) 施加负向脉冲可设置内部触发器，将输出驱动为高电平，并关闭 DISCH。电容器 C_T 通过 R_A 充电，直到电容器上的电压达到阈值 (THRES) 输入的阈值电压。如果 TRIG 恢复至高电平，则阈值比较器的输出会复位触发器，将输出驱动为低电平，并通过 DISCH 对电容器 C_T 进行放电。

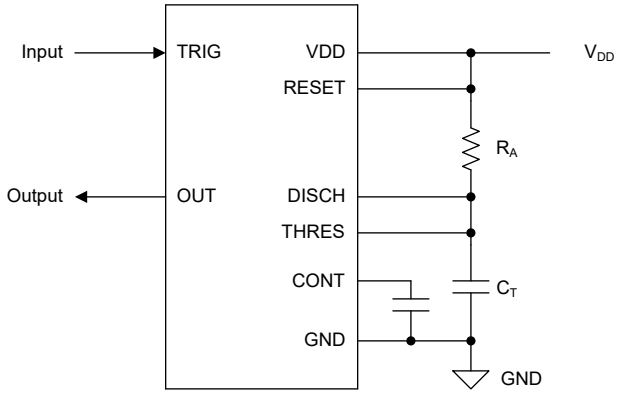


图 6-1. 单稳态工作模式电路

当 TRIG 电压低于触发阈值时，单稳态工作模式将启动。启动之后，只有 TRIG 在计时间隔结束前至少 500ns 内保持高电平，此序列才会结束。当触发器接地时，比较器存储时间最长为 500ns，这样就会将最小单稳态脉冲宽度限制为 500ns。由于放电晶体管的阈值电平和饱和电压，输出脉冲持续时间大约为 $t_w = 1.1 \times R_A \times C_T$。图 6-3 是不同 R_A 和 C_T 值时的标称脉冲宽度图。阈值电平和充电速率与电源电压 (V_{DD}) 成正比。因此，如果电源电压在此时间间隔内保持恒定，则时间间隔不受电源电压的影响。

在此时间间隔内同时向 RESET 和 TRIG 施加负向触发脉冲会对 C_T 放电，并重新启动该周期，从而开始复位脉冲的正沿。只要复位脉冲为低电平，输出就会保持低电平。

Copyright © 2024 Texas Instruments Incorporated

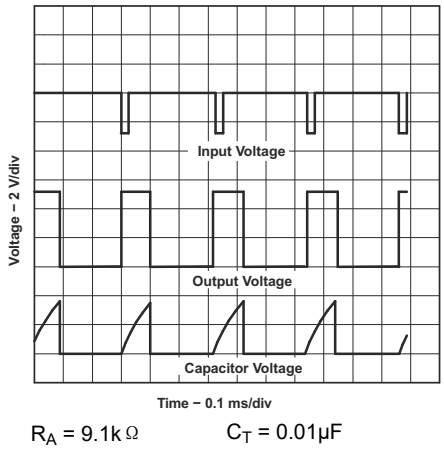


图 6-2. 典型单稳态波形

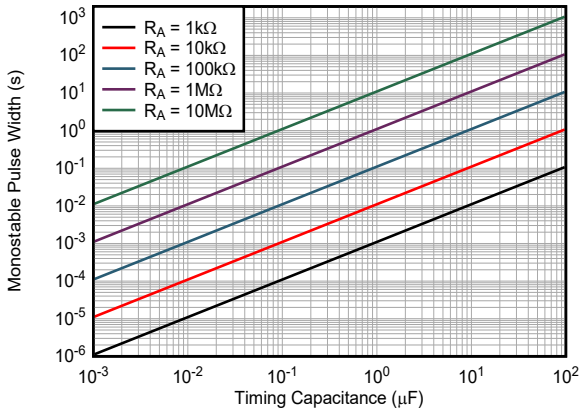


图 6-3. 仿真输出脉冲宽度与电容间的关系

6.3.2 非稳态工作模式

按照图 6-4 中所示，在电路中增加第二个电阻器 (R_B) 并将触发器输入连接到阈值输入会导致计时器自触发并作为多谐振荡器工作。C_T 电容器通过 R_A 和 R_B 充电，然后仅通过 R_B 放电。因此，R_A 和 R_B 的值可控制占空比。D_B 是可选的，通常仅在需要低于 50% 的占空比时使用，因为该二极管会绕过 R_B 以加快 C_T 的充电速度。

此非稳态连接导致电容器 C_T 在阈值电压电平 (≅ 0.67 × V_{DD}) 和触发器电压电平 (≅ 0.33 × V_{DD}) 间充电和放电。从外部驱动 CONT 引脚可将阈值电压和触发器电压电平分别转换为 V_{CONT} 和 0.5 × V_{CONT}。与单稳态电路中相同，充电和放电时间 (以及频率和占空比) 均不受电源电压的影响。

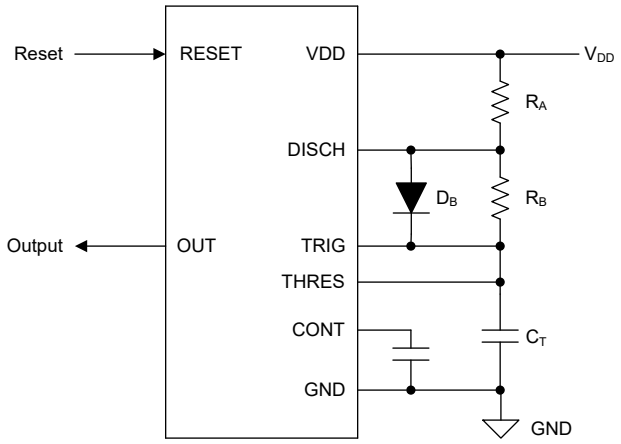


图 6-4. 非稳态工作模式电路

Copyright © 2024 Texas Instruments Incorporated

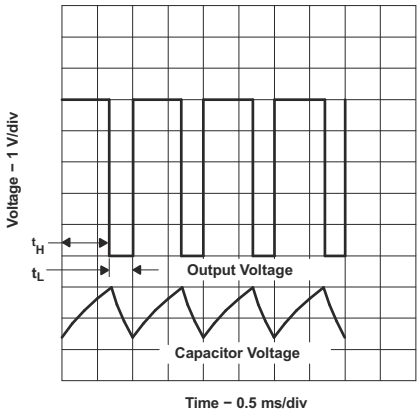


图 6-5. 典型非稳态波形

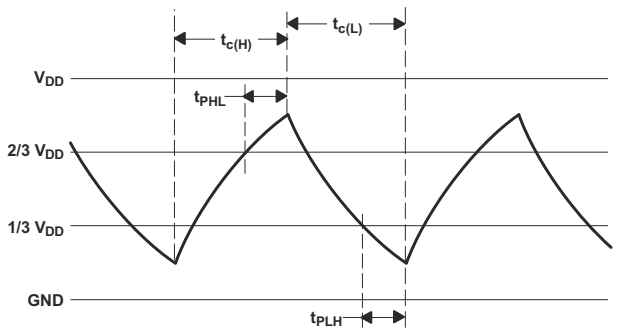


图 6-6. 触发器和阈值电压波形

图 6-6 展示了在非稳态工作期间生成的典型波形。输出高电平持续时间 t_H 和低电平持续时间 t_L 可根据以下公式计算得出：

$$t_H = 0.693 \times (R_A + R_B) \times C_T \quad (1)$$

$$t_L = 0.693 \times R_B \times C_T \quad (2)$$

周期、频率、以驱动器为基准的占空比和以波形为基准的占空比的其他有用关系如下所示：

$$T = t_H + t_L = 0.693 \times (R_A + 2R_B) \times C_T \quad (3)$$

$$f = \frac{1}{T} \cong \frac{1.44}{(R_A + 2R_B) \times C_T} \quad (4)$$

$$\text{Output driver duty cycle} = \frac{t_L}{T} = \frac{R_B}{R_A + 2R_B} \quad (5)$$

$$\text{Output waveform duty cycle} = \frac{t_H}{T} = 1 - \frac{R_B}{R_A + 2R_B} = \frac{R_A + R_B}{R_A + 2R_B} \quad (6)$$

这些公式不考虑从 TRIG 和 THRES 输入到 DISCH 输出的任何传播延迟时间。这些延迟时间将直接添加到周期中，并使电容器过度充电，从而在随频率增加的计算值与实际值之间产生差异。此外，当 R_B 非常低时，放电事件期间的放电导通状态电阻 r_{on} 会成为计算中的另一个时序误差源。以下公式求出的值与测得值更为相符。方程式 7 和方程式 8 表示在较高频率（100kHz 或更高频率）下使用时的实际低电平和高电平时间，因为公式中添加了传播延迟和放电导通电阻。C_T 的值包括标称或有意的计时电容以及 PCB 上的寄生电容。CONT 上的去耦电容也会影响占空比，其误差贡献取决于电容器漏电阻。有关更多讨论，请参阅*设计低占空比计时器电路*一文。

$$t_{c(H)} = C_T \times (R_A + R_B) \times \ln\left(3 - e\left(\frac{-t_{PD\ rising}}{C_T \times (R_B + r_{on})}\right)\right) + t_{PD\ falling} \quad (7)$$

$$t_{c(L)} = C_T \times (R_B + r_{on}) \times \ln\left(3 - e\left(\frac{-t_{PD\ falling}}{C_T \times (R_A + R_B)}\right)\right) + t_{PD\ rising} \quad (8)$$

这些公式与先前给出的公式相似，即时间常数乘以数字或函数的对数。对数项的极限值必须介于低频下的 ln(2) 和极高频率下的 ln(3) 之间。对于接近 50% 的占空比，可以用对数项的适当常数替换，得到良好的结果。小于 50% 的输出波形占空比要求 $t_{c(H)} / t_{c(L)} < 1$，并可能要求 $R_A \leq r_{on}$。这些条件可能很难获得。D_B 可用于降低电容器充电

Copyright © 2024 Texas Instruments Incorporated

事件期间的有效 R_B，但具有非线性响应。如果使用 D_B，则在选择最终计时分量值之前，应通过仿真和基准评估来验证性能。

图 6-7 和图 6-8 展示了在 66% 占空比下与 C_T 和 $R_A + 2 \times R_B$ 的各种组合相关的标称自由运行频率（使得 $R_A = R_B$）。r_{on}、$t_{PD\ falling}$ 和 $t_{PD\ rising}$ 的值根据器件电源电压和温度而变化。R_A、R_B 和 C_T 的容差也会导致变化。使用简化公式和详细公式计算得出的仿真结果在 100kHz 时差异明显，在 V_{DD} = 15V 时误差约为 2.15%，在 V_{DD} = 5V 时误差约为 2.6%。在以下曲线中，此误差表现为非线性。如果在应用中需要低于 1% 的误差，对于 V_{DD} = 5V 时频率大于 10kHz 或 V_{DD} = 15V 时频率大于 30kHz 的情况，应使用方程式 7 和方程式 8 进行计算。

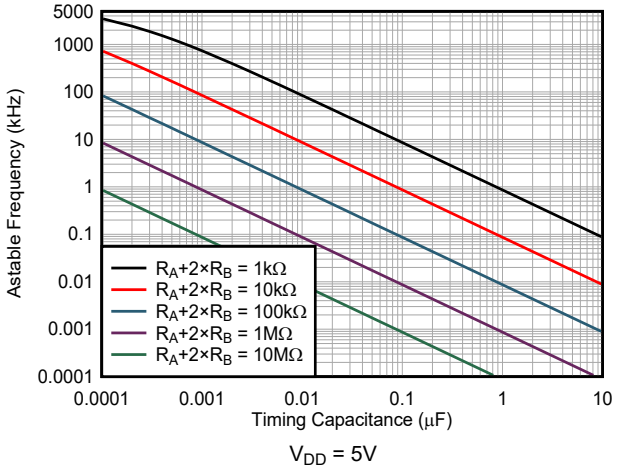


图 6-7. 仿真的非稳态频率

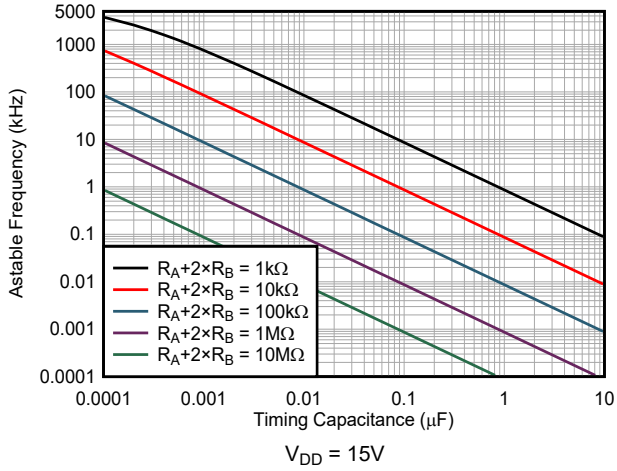


图 6-8. 仿真的非稳态频率

6.3.3 上电复位

TLC3555-Q1 包含上电复位特性，在上电完成并且输出触发器状态机已达到有效状态之前会将输出保持高阻抗。前几代 555 计时器缺少此特性，这意味着电源斜坡期间的输出状态无法预测。TLC3555-Q1 的上电复位特性置为有效后，可在斜坡事件期间将输出保持在高阻抗 (Hi-Z) 状态。电源电压达到最小阈值后，上电复位将被释放，并会应用表 6-1 中所述的状态机和逻辑表。TLC3555-Q1 的 RESET 引脚包括一个连接至 V_{DD} 的弱上拉电阻，因此如果没有从外部驱动 RESET 引脚，该器件会在上电复位事件完成后退出复位状态。然后，该器件进入 THRES、TRIG 和 CONT 值所指示的任何状态。

Copyright © 2024 Texas Instruments Incorporated

6.3.4 热关断

与以前基于 CMOS 的 555 计时器（如 TLC555-Q1）相比，TLC3555-Q1 具有更高的拉电流和灌电流能力。为了帮助保护器件以免受因自发热造成的过载影响，TLC3555-Q1 包含热关断特性。如果结温上升到超过关断限值，则会有热事件置为有效并且输出进入高阻抗状态，类似于上电复位。在结温充分降低后，器件退出关断状态。

如果发生非常快速、极高电流的瞬变，裸片温度可能会上升得太快，导致热关断特性无法及时激活。如果输出端负载的拉电流能力大于器件输出的绝对最大额定电流，则应使用与输出端串联的电阻器来限制器件的最大电流。

6.4 器件功能模式

表 6-1 列出了多种器件功能模式。虽然 TLC3555-Q1 具有一个连接至 V_{DD} 的弱内部上拉电阻，但由于快速瞬态信号边沿或有噪声的电路环境，该上拉电阻可能会因耦合噪声而过载。为了提高可靠性，请使用连接至 V_{DD} 的外部上拉电阻（如果使用 RESET 功能），或将 RESET 引脚直接短接至 V_{DD}（如果未使用 RESET 功能）。

表 6-1. 功能表

复位	触发电压(1)	阈值电压(1)	输出	放电开关
低	不相关	不相关	低	开启
高	< 1/3 V_{CC}	不相关	高	关闭
高	> 1/3 V_{CC}	> 2/3 V_{CC}	低	开启
高	> 1/3 V_{CC}	< 2/3 V_{CC}	如之前设定	

(1) 显示的电压电平是额定值。

Copyright © 2024 Texas Instruments Incorporated

7 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

TLC3555-Q1 计时器器件利用电阻器和电容器充电延迟来提供可编程的延时时间或工作频率。TLC3555-Q1 可以直接替换或升级大多数 555 计时器应用。在直接替换高频非稳态和单稳态应用中的旧版 CMOS 计时器时，TLC3555-Q1 的传播延迟降低且容差更小，可能使结果略有差异。在为计时分量选择最终值之前，评估板级寄生效应。虽然 TLC3555-Q1 输出灌电流额定值与双极计时器相当，但当使用 TLC3555-Q1 作为双极 555 计时器的直接替代产品时，必须遵循并考虑拉电流限制。

下一节简要讨论了 TLC3555-Q1 的一些独特应用的设计过程。

7.2 典型应用

7.2.1 漏脉冲检测器

图 7-1 中所示的电路可以用于检测脉冲序列中连续脉冲间出现的漏脉冲或间隔过长问题。如果脉冲间隔小于计时间隔，则输入脉冲序列会持续反复触发单稳态电路的计时间隔。出现脉冲间隔过长、漏脉冲或脉冲序列终止时，计时间隔仍可完成，从而生成如图 7-2 中所示的输出脉冲。

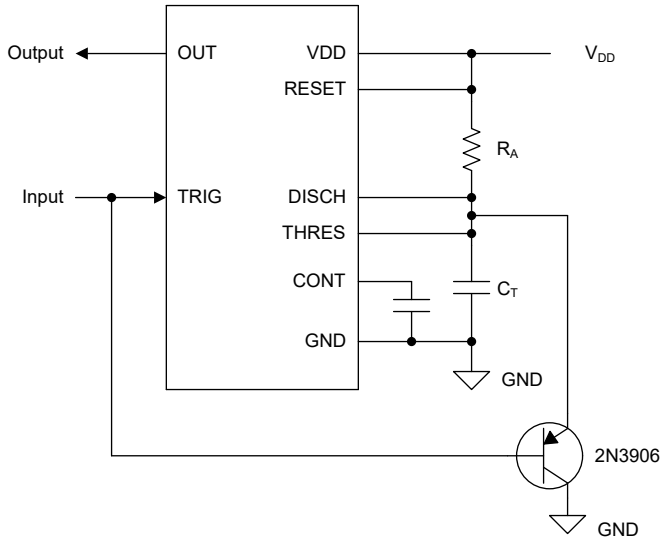


图 7-1. 漏脉冲检测器电路

7.2.1.1 设计要求

输入故障（漏脉冲）必须为输入高电平。无法检测输入卡在低电平的情况，因为计时电容器 (C_T) 仍然在放电。

7.2.1.2 详细设计过程

选择合适的 R_A 和 C_T，使 $R_A \times C_T >$ 最大额定输入高电平时间。

Copyright © 2024 Texas Instruments Incorporated

7.2.1.3 应用曲线

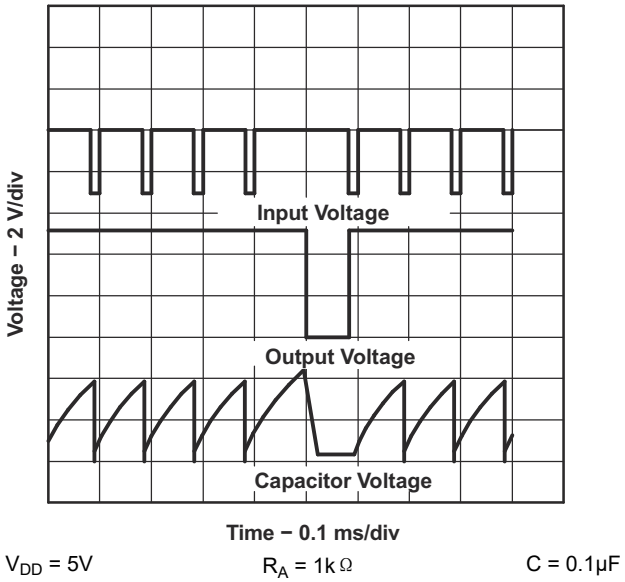


图 7-2. 应用波形

7.2.2 *脉宽调制*

要修改计时器的运行，请向 CONT 施加外部电压（或电流）以调制内部阈值和触发器电压。图 7-3 展示了脉宽调制电路。连续的输入脉冲序列可触发单稳态电路，而控制信号可以调制阈值电压。图 7-4 展示了产生的占空比与控制电压传递函数间的关系。尝试以 10% 以下的占空比运行可能会导致输出脉冲不一致。尝试以接近 100% 的占空比运行时，依次产生 2 分频、3 分频和 4 分频。

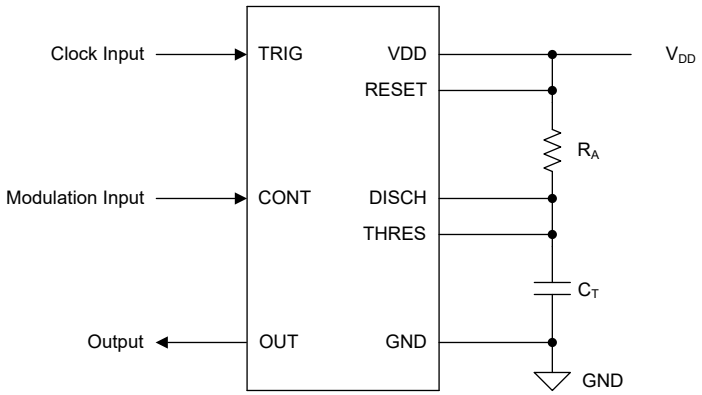


图 7-3. 脉宽调制电路

7.2.2.1 设计要求

时钟输入的 V_{OL} 和 V_{OH} 电平必须分别小于和大于 1/3 V_{DD}。时钟输入 V_{OL} 时间必须小于最短输出高电平时间；因此，建议使用高（正）占空比时钟。建议的最小调制电压为 1V，因为较低的 CONT 电压可能会增加阈值比较器传播延迟和存储时间。应用必须不易受非线性传递函数的影响；调制输入和脉冲持续时间之间的关系不是线性关系，因为电容器电荷基于 RC，具有负指数曲线。

调制信号可以直接耦合到 CONT，也可以容性耦合到 CONT。对于直接耦合，应考虑调制源电压和阻抗对计时器偏置的影响。

Copyright © 2024 Texas Instruments Incorporated

7.2.2.2 详细设计过程

选择 R_A 和 C_T，使 $R_A \times C_T$ 等于或小于时钟输入周期。图 7-4 展示了控制电压和输出占空比之间的非线性关系。占空比是控制电压和时钟周期相对于 $R_A \times C_T$ 时间常数的函数。

7.2.2.3 应用曲线

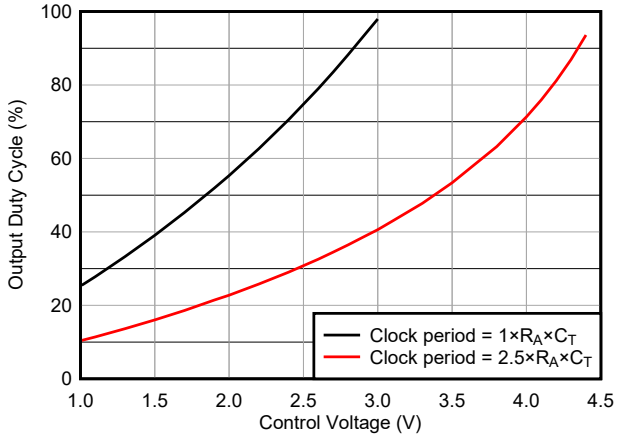


图 7-4. 应用波形

7.3 电源相关建议

TLC3555-Q1 需要 1.5V 至 18V 的电源电压。为了保护相关电路，需要适当的电源旁路。建议去耦电容的最小值为 0.1μF，最好与 1μF 的电解电容器并联。将旁路电容器尽可能靠近 TLC3555-Q1 放置，并尽量缩短布线长度。在启动条件下，为使上电复位功能正常工作，应将电源斜坡保持在 1V/μs 以下。

7.4 布局

7.4.1 布局指南

TLC3555-Q1 的布线适用标准的 PCB 布局规则。必须将一个 0.1μF 去耦电容器（最好与 1μF 电解大容量去耦电容器并联）尽可能靠近 TLC3555-Q1 电源引脚放置。用于延时时间的电容器必须尽可能靠近放电引脚放置。可使用底层上的接地平面提供更好的抗噪性和信号完整性。

对于在 100kHz 或超过 100kHz 的频率下工作的电路，寄生电容会显著影响电路性能，因此必须谨慎控制。尽可能增加相邻布线之间的间距，切断关键布线上方和下方的电源平面和接地平面，并尽量减少在关键布线上使用过孔。由于单位长度的电容是一定的，较短的布线具有较小的电容，因此应尽量缩短计时电阻器（或多个电阻器）和计时电容器的元件间布线长度。在选择计时电容器的容值之前，请仿真、计算或手动测量电路板电容，因为有效计时电容 C_T 是有意计时电容和寄生电容之和。请注意，在所需频率下测量的计时电容器容值可能与标称值不同；请采用 LCR 表进行确认。

Copyright © 2024 Texas Instruments Incorporated

7.4.2 布局示例

图 7-5 和图 7-6 展示了单稳态和非稳态应用的基本布局。使用 C0G (NP0) 电容器可以提高稳定性和可重复性。

- C_T - C0G (NP0) 陶瓷计时电容，基于延时时间计算结果
- C1 - 控制电压引脚的 C0G (NP0) 陶瓷旁路电容器，0.1 µ F
- C2 - 电源引脚的 C0G (NP0) 陶瓷旁路电容器，0.1 µ F
- C3 - 电源引脚的电解旁路电容器，1 µ F
- R_A - 计时电阻，基于延时时间计算结果
- R_B - 计时电阻（非稳态模式），基于延时时间计算结果

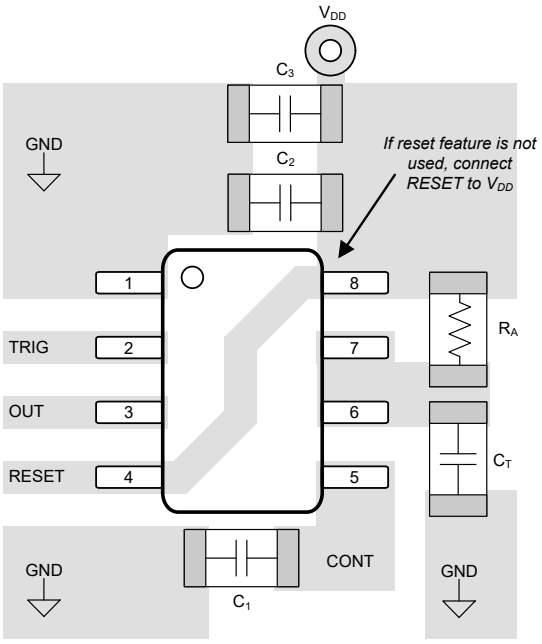


图 7-5. 建议布局，单稳态配置

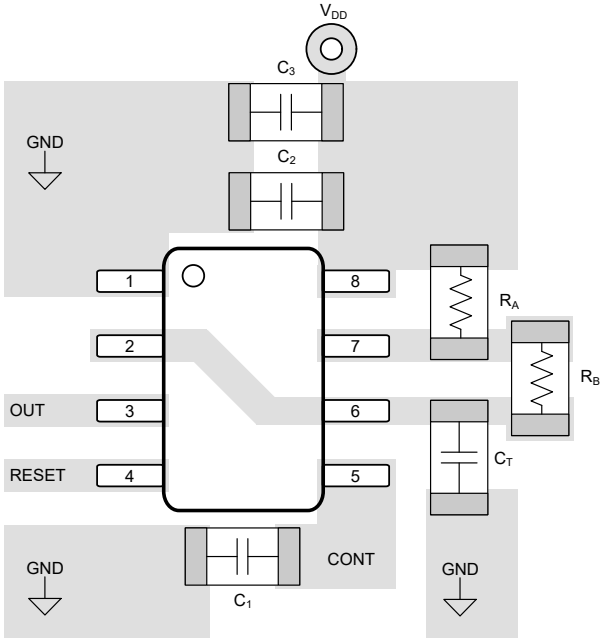


图 7-6. 建议布局，非稳态配置

8 器件和文档支持

8.1 文档支持

8.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*TLC3555EVM 评估模块*
- 德州仪器 (TI)，*用作正负电荷泵的 TLC555-Q1 应用手册*
- 德州仪器 (TI)，*具有连续转向动画显示、符合 EMC 标准的汽车 LED 尾灯参考设计*
- 德州仪器 (TI)，*适用于汽车照明的精密 PWM 调光 LED 驱动器参考设计*

8.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

8.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (July 2024) to Revision A (October 2024)	Page
• 将 DDF 封装状态从预发布更改为预告信息 (样片预发布)	1
• 向*热性能信息* 中添加了 DDF 封装的热指标	3
• 向*相关文档* 中添加了 *TLC3555EVM 参考*	18

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2024 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLC3555QDRQ1	Active	Production	SOIC (D) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	3555Q
TLC3555QDRQ1.A	Active	Production	SOIC (D) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	3555Q
XTL3555QDDFRQ1	Active	Preproduction	SOT-23-THIN (DDF) | 8	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
XTL3555QDDFRQ1.A	Active	Preproduction	SOT-23-THIN (DDF) | 8	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

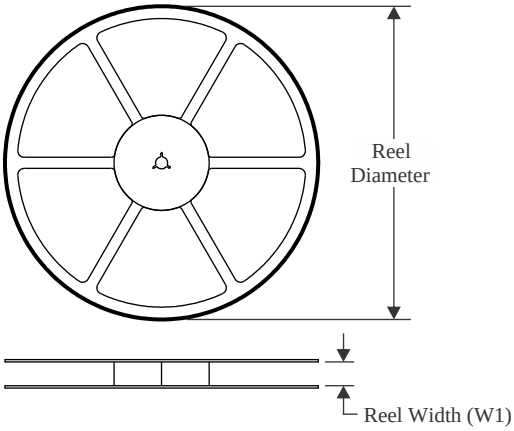
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

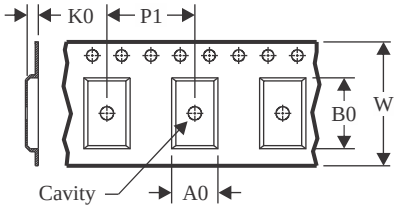
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

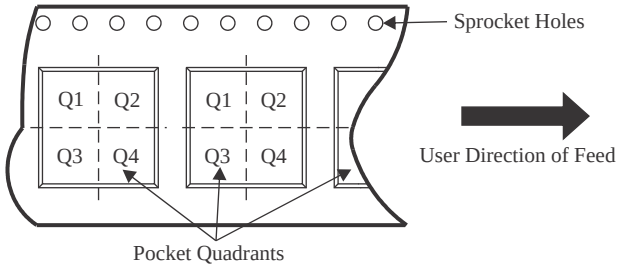


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

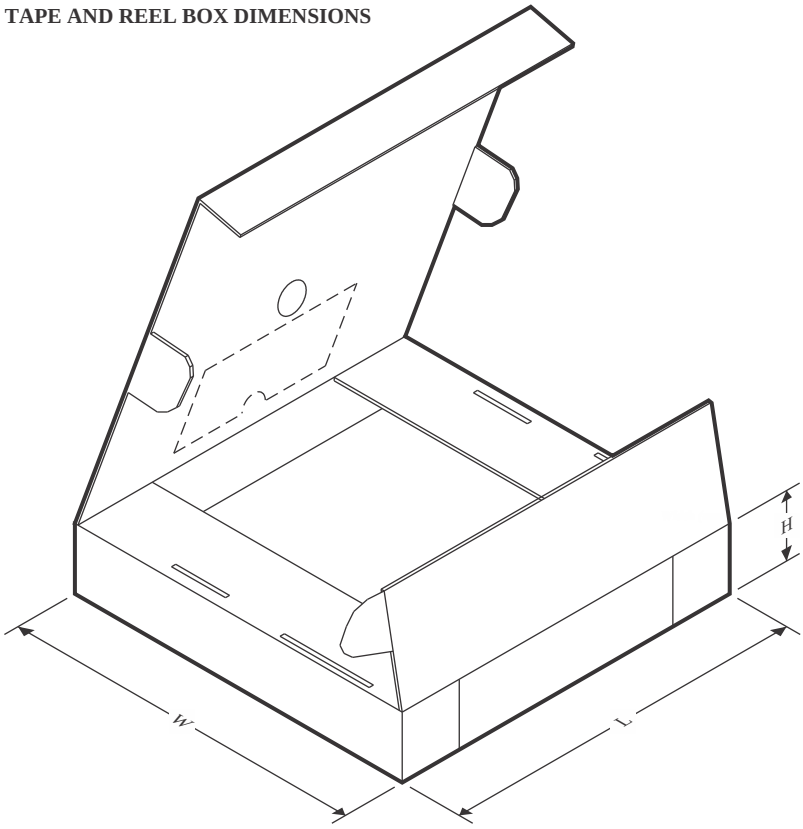
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLC3555QDRQ1	SOIC	D	8	3000	330.0	12.5	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

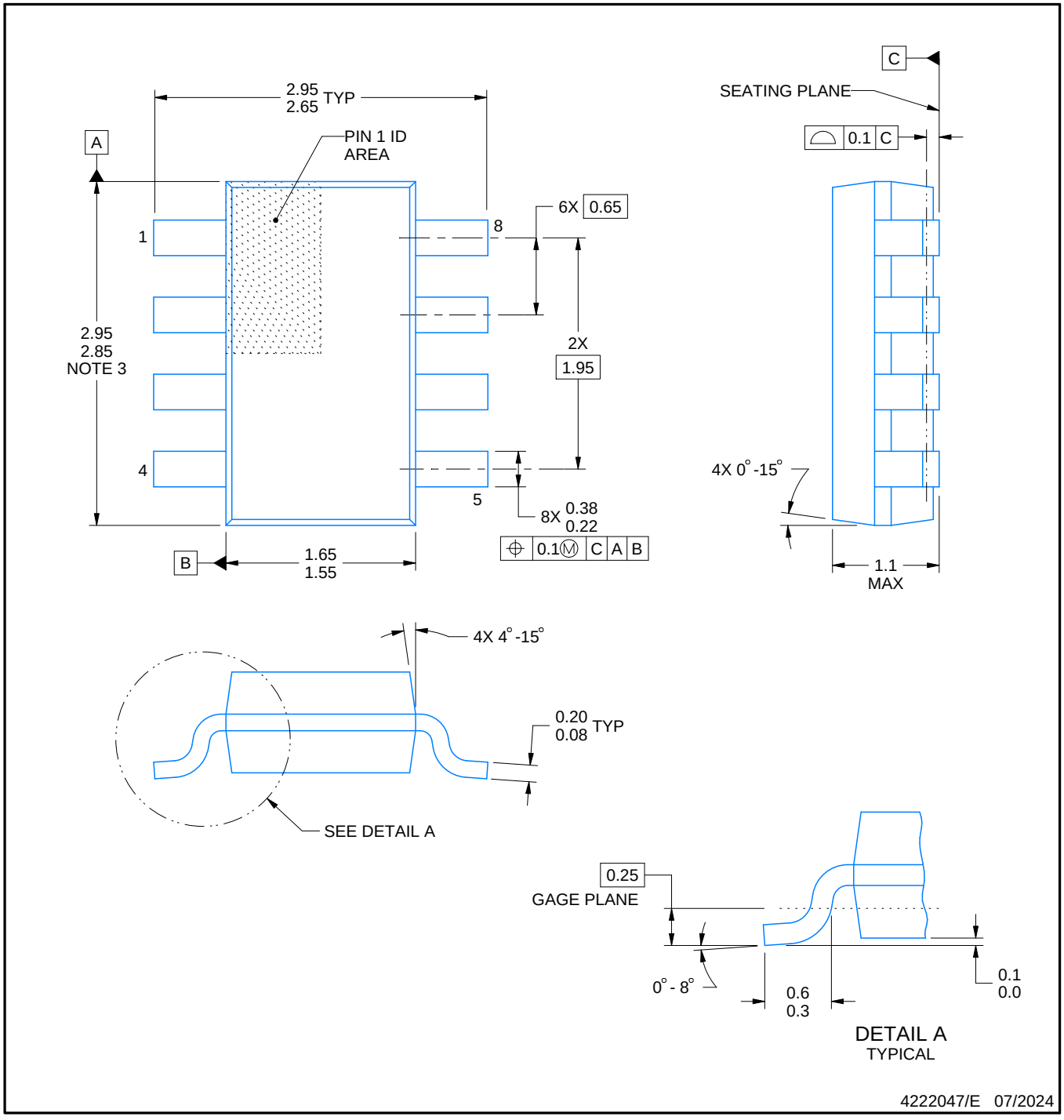
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLC3555QDRQ1	SOIC	D	8	3000	340.5	336.1	25.0

PACKAGE OUTLINE

DDF0008A

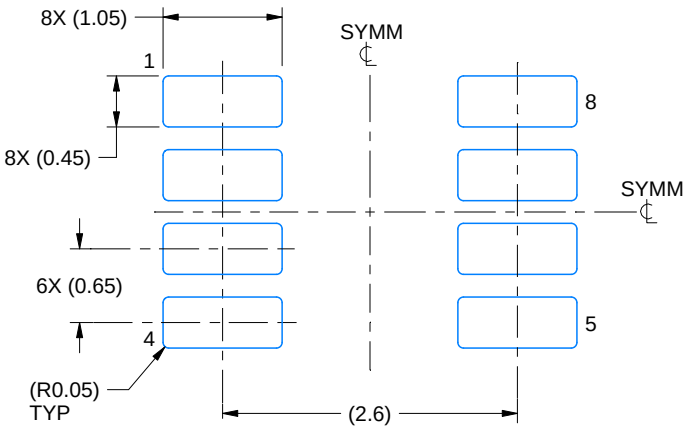
SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE

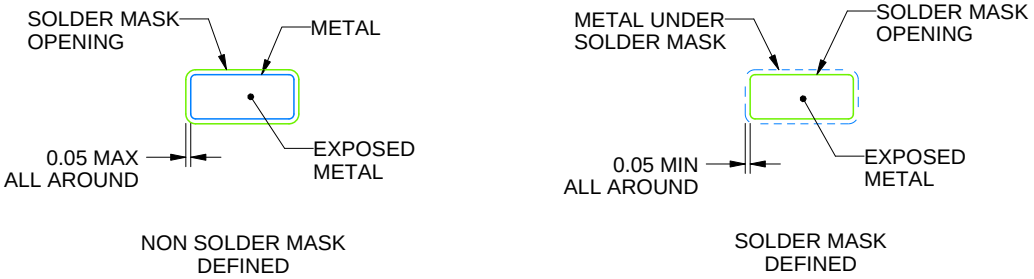


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4222047/E 07/2024

NOTES: (continued)

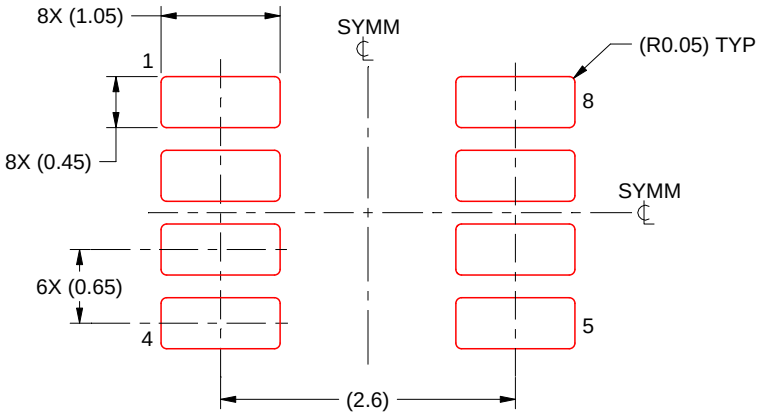
4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DDF0008A

SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE

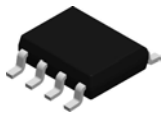


SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4222047/E 07/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

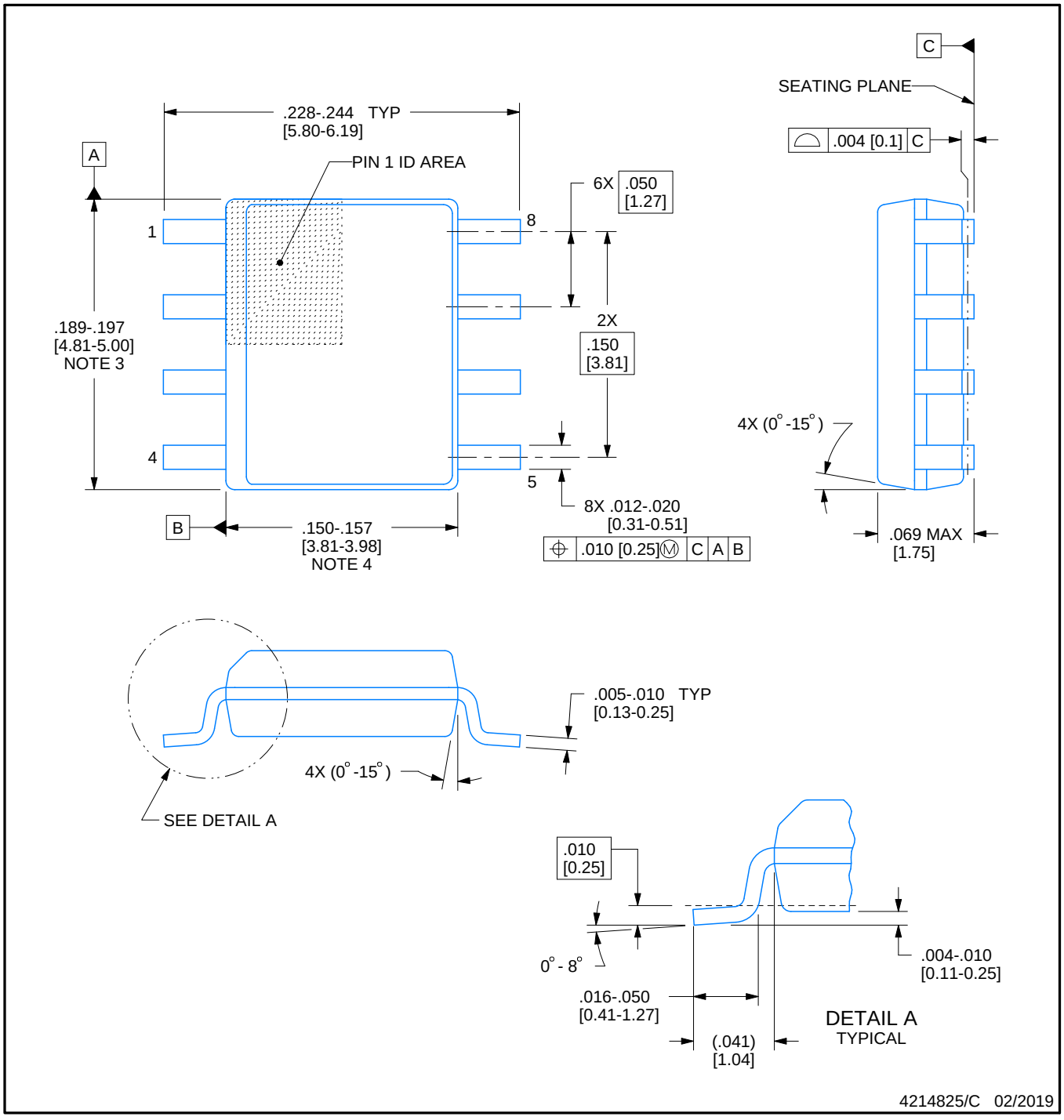


PACKAGE OUTLINE

D0008A

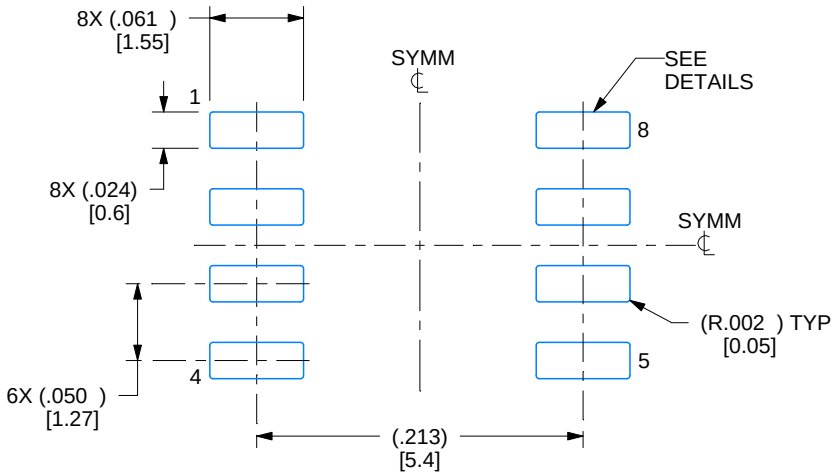
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

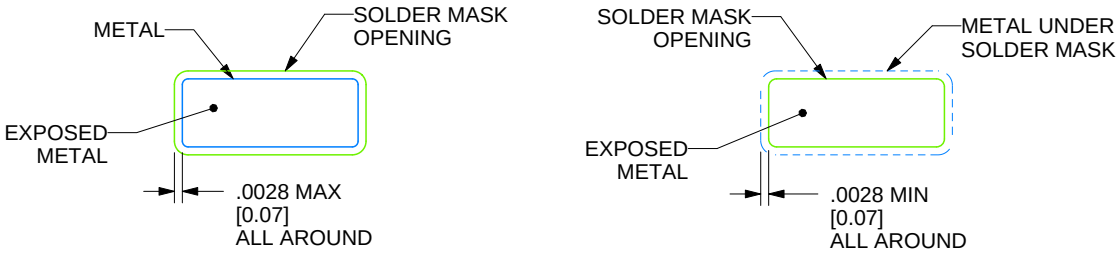


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

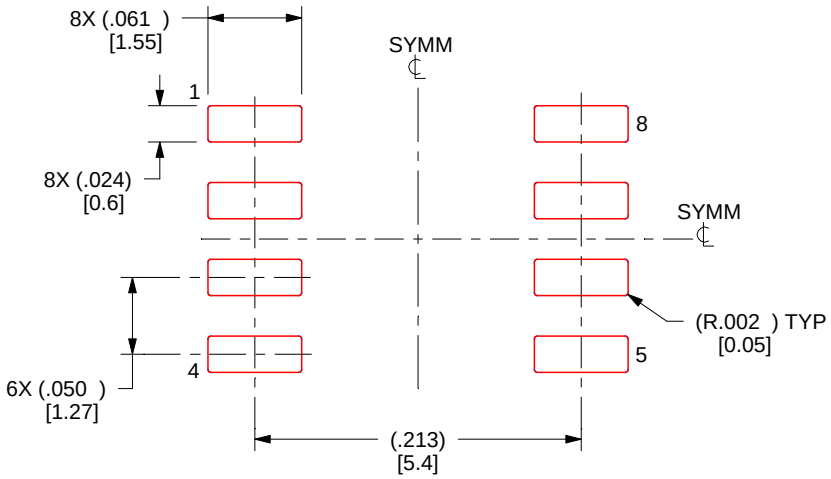
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月